

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 4月21日
Date of Application:

出願番号 特願2003-115547
Application Number:

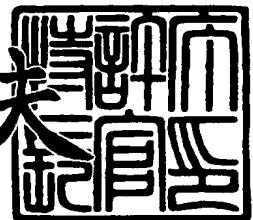
[ST. 10/C] : [JP 2003-115547]

出願人 松下電器産業株式会社
Applicant(s):

2003年11月21日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 2032450113

【提出日】 平成15年 4月21日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 7/00

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 南野 順一

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 中田 浩平

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 P L L回路および光ディスク装置

【特許請求の範囲】

【請求項1】 入力信号のメインキャリア成分のN倍したクロック（Nは自然数）を生成するP L L回路であって、入力信号を2値化する2値化手段と、クロックをN分周する分周手段と、前記2値化手段の出力と前記分周手段の出力の位相誤差を検出し出力する位相比較手段と、前記位相誤差の高域成分を除去するローパスフィルタと、ローパスフィルタの出力に応じた周波数の前記クロックを出力する電圧制御発振器と、前記位相誤差に基づいて前記分周手段の位相を制御する位相制御手段を備えたことを特徴とするP L L回路。

【請求項2】 前記位相制御手段は前記位相誤差が所定値以下であれば前記分周手段の位相を進め、前記位相誤差が所定値以上であれば前記分周手段の位相を遅らせることを特徴とする、請求項1記載のP L L回路。

【請求項3】 前記位相誤差に基づいてP L Lの同期検出を行う同期検出手段を備え、前記位相制御手段は、前記同期検出手段が非同期と判断している場合に動作し、前記同期検出手段が同期と判断している場合は動作しないことを特徴とする請求項1または請求項2記載のP L L回路。

【請求項4】 前記同期検出手段は、所定期間の位相誤差の絶対値を積算した信号が所定値以上であれば非同期であるとし、所定値以下であれば同期であるとする請求項3記載のP L L回路。

【請求項5】 トランクグループがウォブルした光ディスクに記録を行う記録装置であって、前記トランクグループに光スポットを集光し反射光を検出する光ヘッドと、前記光ヘッドの信号からウォブル信号を生成するウォブル信号生成手段と、入力信号を2値化する2値化手段と、クロックをN分周する分周手段と、前記2値化手段の出力と前記分周手段の出力の位相誤差を検出し出力する位相比較手段と、前記位相誤差の高域成分を除去するローパスフィルタと、ローパスフィルタの出力に応じた周波数の前記クロックを出力する電圧制御発振器と、前記位相誤差に基づいて前記分周手段の位相を制御する位相制御手段を備えることを特徴とする光ディスク装置。

【請求項6】 前記位相制御手段は前記位相誤差が所定値以下であれば前記分周手段の位相を進め、前記位相誤差が所定値以上であれば前記分周手段の位相を遅らせることを特徴とする、請求項5記載の光ディスク装置。

【請求項7】 前記位相誤差に基づいてPLLの同期検出を行う同期検出手段を備え、前記位相制御手段は、前記同期検出手段が非同期と判断している場合に動作し、前記同期検出手段が同期と判断している場合は動作しないことを特徴とする請求項5または請求項6記載の光ディスク装置。

【請求項8】 前記同期検出手段は、所定期間の位相誤差の絶対値を積算した信号が所定値以上であれば非同期であるとし、所定値以下であれば同期であるとする請求項7記載の光ディスク装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はPLLに関するものであり、特に周期が不連続なウォブルからクロックを生成するために好適なPLL回路、およびそれを用いた光ディスク装置に関する。

【0002】

【従来の技術】

DVD-RAMやDVD-R/RWといった記録型光ディスクには、線速度を一定に保つため、ウォブルと呼ばれる記録溝の蛇行が設けられている。従来の光ディスク装置ではこのウォブルに対してPLL同期による遅倍クロックを生成し、記録クロックとしたり、線速度一定の制御のためのリファレンスにするといった技術が一般的に用いられている。

【0003】

図4は従来の光ディスクにおけるPLL回路のブロック図を示している。図4においてウォブル信号が入力されると、2値化回路201は0レベルよりレベルが低いときに”0”、高いときに”1”として2値化信号を出力する。位相比較器202は、2値化信号のエッジタイミングと、分周器出力の位相を位相誤差信号として出力する。ローパスフィルタ203は位相誤差信号の高域成分除去を行

い、制御電圧を出力する。VCO204は制御電圧に応じた周波数のクロックを出力し、分周器206は、クロックを分周し、位相比較器に出力している。上記の動作によって、ウォブル信号の周波数を分周器206の分周分だけ遅倍したウォブルクロックを生成している。例えば、ウォブル信号が957kHzで、分周器206が69分周の動作を行うとすると、ウォブルクロックとしては66MHzのクロックが得られる。光ディスク装置ではこれを記録クロックとして用いたり、各種タイミング生成の基準クロック、スピンドルモータ制御の基準クロックとする。

【0004】

ここで、ローパスフィルタ203の特性はPLLの応答性に合わせて設計されるが、一般的にウォブルクロックのジッタを小さく抑えようするとローパスフィルタ203の帯域を低くする必要がある。しかしながらローパスフィルタ203の帯域を低くするとPLLの引き込みが遅くなったり、キャプチャーレンジ（PLLの引き込み可能な周波数範囲）が狭くなるというトレードオフがある。

【0005】

従来の光ディスク装置では、位相比較器のゲイン（通常はチャージポンプと呼ばれる電流制御回路の電流量）を引き込み時は高く、定常時は低くすることが一般的によく用いられている（例えば特許文献1、2参照）。

【0006】

【特許文献1】

特開2001-126250号公報

【特許文献2】

特開平10-228730号公報

【0007】

【発明が解決しようとする課題】

しかしながら、位相比較器のゲインを切り換える場合、チャージポンプの電流切り換え回路が必要であり、回路規模が大きくなっていた。また、ローパスフィルタの特性よりも応答性高くするとPLLループとしての位相余裕がなくなり不安定になるため、位相比較器のゲインをあまり高くすることはできなかった。本

発明は、上記課題を簡素な構成で解決する。

【0008】

【課題を解決するための手段】

上記課題を解決するために、本発明のPLL回路は、入力信号のメインキャリア成分のN倍したクロック（Nは自然数）を生成するPLL回路において、入力信号を2値化する2値化手段と、クロックをN分周する分周手段と、前記2値化手段の出力と前記分周手段の出力の位相誤差を検出し出力する位相比較手段と、前記位相誤差の高域成分を除去するローパスフィルタと、ローパスフィルタの出力に応じた周波数の前記クロックを出力する電圧制御発振器と、前記位相誤差に基づいて前記分周手段の位相を制御する位相制御手段を備える。

【0009】

また、本発明のPLL回路は、前記位相制御手段は前記位相誤差が所定値以下であれば前記分周手段の位相を進め、前記位相誤差が所定値以上であれば前記分周手段の位相を遅らせる。

【0010】

また、本発明のPLL回路は、前記位相誤差に基づいてPLLの同期検出を行う同期検出手段を備え、前記位相制御手段は、前記同期検出手段が非同期と判断している場合に動作し、前記同期検出手段が同期と判断している場合は動作しないようとする。

【0011】

また、本発明のPLL回路は、前記同期検出手段は、所定期間の位相誤差の絶対値を積算した信号が所定値以上であれば非同期であるとし、所定値以下であれば同期であるとする。

【0012】

また、本発明の光ディスク装置は、トラックグループがウォブルした光ディスクに記録を行う記録装置において、前記トラックグループに光スポットを集光し反射光を検出する光ヘッドと、前記光ヘッドの信号からウォブル信号を生成するウォブル信号生成手段と、入力信号を2値化する2値化手段と、クロックをN分周する分周手段と、前記2値化手段の出力と前記分周手段の出力の位相誤差を検

出し出力する位相比較手段と、前記位相誤差の高域成分を除去するローパスフィルタと、ローパスフィルタの出力に応じた周波数の前記クロックを出力する電圧制御発振器と、前記位相誤差に基づいて前記分周手段の位相を制御する位相制御手段を備える。

【0013】

また、本発明の光ディスク装置は、前記位相制御手段は前記位相誤差が所定値以下であれば前記分周手段の位相を進め、前記位相誤差が所定値以上であれば前記分周手段の位相を遅らせる。

【0014】

また、本発明の光ディスク装置は、前記位相誤差に基づいてPLLの同期検出を行う同期検出手段を備え、前記位相制御手段は、前記同期検出手段が非同期と判断している場合に動作し、前記同期検出手段が同期と判断している場合は動作しないようにする。

【0015】

また、本発明の光ディスク装置は、前記同期検出手段は、所定期間の位相誤差の絶対値を積算した信号が所定値以上であれば非同期であるとし、所定値以下であれば同期であるとする。

【0016】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照しながら説明する。

【0017】

図1は本発明の実施の形態における光ディスク装置のブロック図である。

【0018】

光ディスク媒体101が挿入されると、サーボ制御回路104は、光ヘッド102トラックグループにフォーカス、トラッキング追従する制御を開始する。光ヘッド102はトラックと直交する方向（ラジアル方向）に分割された受光素子（図示せず）の信号をそれぞれ出力し、ウォブル信号生成回路105が減算処理しトラックグループのウォブルに対応した電気信号をウォブル信号として出力する。

【0019】

このウォブル信号にはウォブルの周波数がメインキャリアとして含まれ、バンドパスフィルタ106がウォブルの周波数に相当するメインキャリアのみを抽出しPLL回路107に出力されている。

【0020】

PLLコントローラ112は、サーボ制御回路104からサーボ制御の状態を取得し、トラッキング追従が行われウォブル信号が出力されるようになると、PLL回路107にPLL動作開始の指令を出力する。PLL回路107は、メインキャリアの周波数に対して69倍されたクロック（以下、ウォブルクロック）を生成し、タイミング生成回路108に出力する。このように生成したウォブルクロックはディスクの線速度に応じたクロックであり、光ディスク媒体101の物理的な長さに相当する。タイミング生成回路108は、図示しないコントローラ等から記録の指令が来ると、記録信号生成回路109はウォブルクロックを基準クロックして記録データを生成しレーザ駆動回路110に出力する。レーザ駆動回路110は光ヘッド102に含まれるレーザ（図示せず）を駆動し、トラックグループにユーザデータを記録する。このとき、モータ制御回路は、タイミング生成回路108がウォブルクロックを分周することにより生成したモータ制御信号が一定の周期になるように、スピンドルモータ103を駆動し、線速度が一定になるように制御している。

【0021】

次に図2、図3を用いて、本発明の特徴であるPLL回路107の詳細な動作を説明する。PLL回路107にウォブル信号S0が入力され、2値化回路201は0レベルよりレベルが低いときに”0”、高いときに”1”として2値化信号S1を出力する。位相比較器202は、S1のエッジタイミングにおける分周器206の位相を位相誤差S3として出力する。位相誤差S3は、ローパスフィルタ203により広域除去され制御電圧S4を出力する。VCO204は制御電圧S4に応じた周波数のクロックS5を出力する。分周器206は、クロックS5をカウントし、-34から+34の値をとりながら、クロックS5を69分周し、分周器のカウント値S2を位相比較器に出力している。

【0022】

以上が、定常状態におけるPLL回路107の動作であり、よく知られるPLL回路と同等である。

【0023】

本発明は、さらに同期検出回路207と位相制御手段205を設けている。同期検出回路207は位相比較器202の出力から、一定区間の位相誤差の絶対値を積算した信号が所定値以上であれば非同期状態と判定し、所定値以下であれば同期状態と判定する。位相誤差の絶対値を積算した信号は、PLLしが同期している状態で入力信号のジッタが0であれば0になる。同期、非同期の判定値としては、PLLループがオープン状態の検出値の半分以下が望ましい。同期検出回路207は、PLLがロックしているかしていないかを判断し、ロックしていないければ位相制御手段205を動作させ、ロックが完了すると位相制御手段205の動作を停止させる。位相制御手段205は、位相比較器202が出力した位相誤差S3の絶対値が所定以下であれば、分周器206の位相を1クロック分進めるという動作を行う。また、位相誤差S3の値が所定以上であれば分周器206の位相を1クロック分遅らせるという動作を行う。この動作によって、PLL動作としてローパスフィルタ203を経由して位相制御を行う系を省略し、直接分周器206の位相を制御することによって、高速なPLL制御を仮想的に実現し、PLL引き込みの高速化、キャプチャーレンジの拡大が可能としている。この位相制御手段205はPLLの引き込み開始時には動作させ、PLL引き込みが完了した定常状態では動作させないようにして、高速引き込みと定常状態の安定化を両立している。

【0024】

なお、本発明ではエッジタイミングそれぞれで位相制御を行うようにしたが、位相誤差を積分しその積分値に基づいて位相を制御するようにしてもよい。また、本発明では分周器のクロックの位相制御を1クロックとしているが、引き込みに必要な速度に応じて、例えば0.5クロック、2クロックといった制御でもよい。また、アナログ的にVCOのクロック位相を直接制御するようにしても、ローパスフィルタ203の系をパスすることができるため同様な効果が得られる。

【0025】

【発明の効果】

以上説明したように、本発明によれば光ディスクの記録クロックを生成するためのPLL回路において、PLLの引き込み時に位相誤差に基づいてPLL内の分周器の位相を制御することによって、ジッタを小さく抑えることができる帯域のローパスフィルタにおいても高速にPLLの引き込みを行うことが可能となる。

【図面の簡単な説明】

【図1】

本発明の光ディスク装置の構成図

【図2】

本発明のPLL回路の構成図

【図3】

本発明のPLL回路の構成図における各信号を示す図

【図4】

従来のPLL回路を構成図

【符号の説明】

201 2値化回路

202 位相比較器

203 ローパルフィルタ

204 VCO

205 位相制御手段

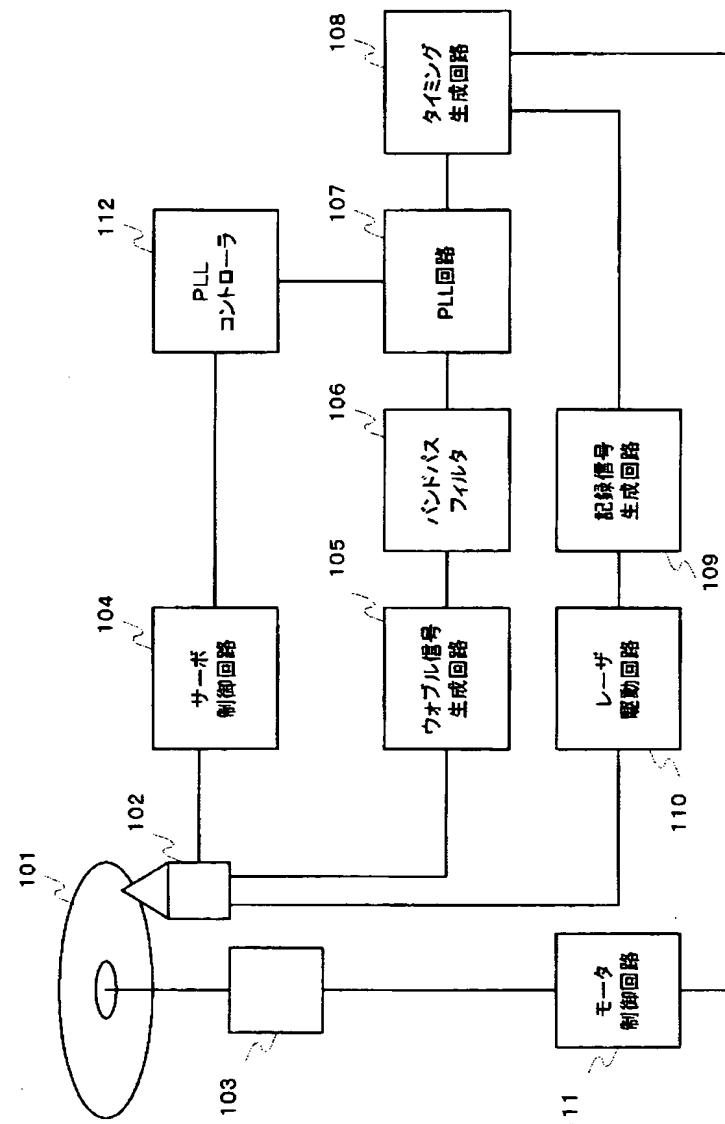
206 分周器

207 同期検出回路

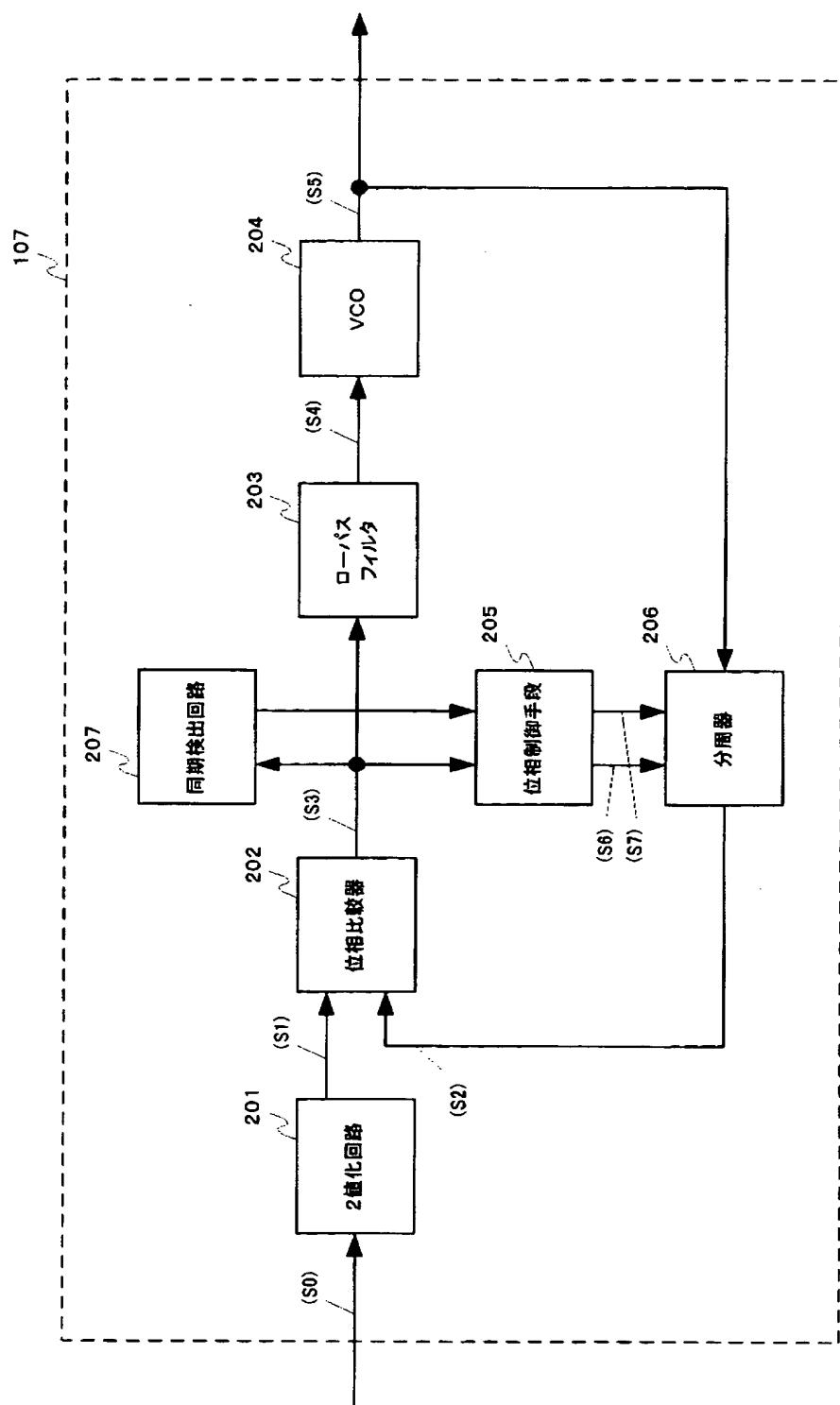
【書類名】

図面

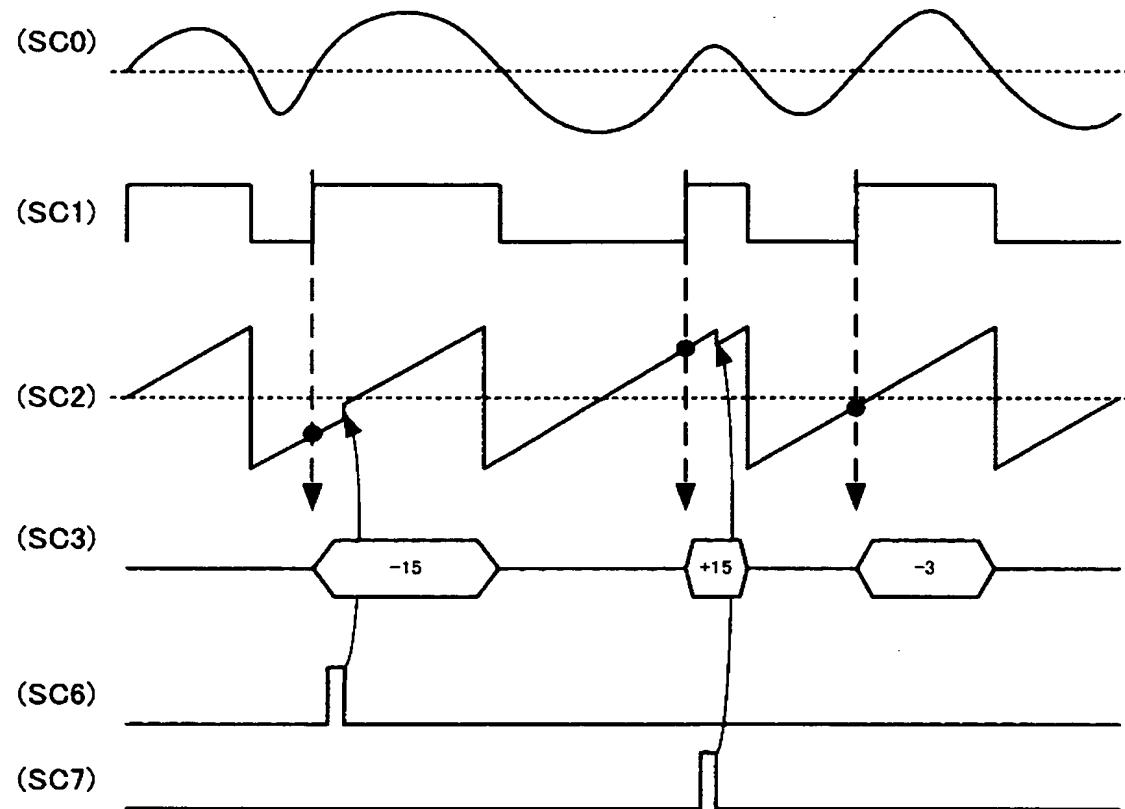
【図1】



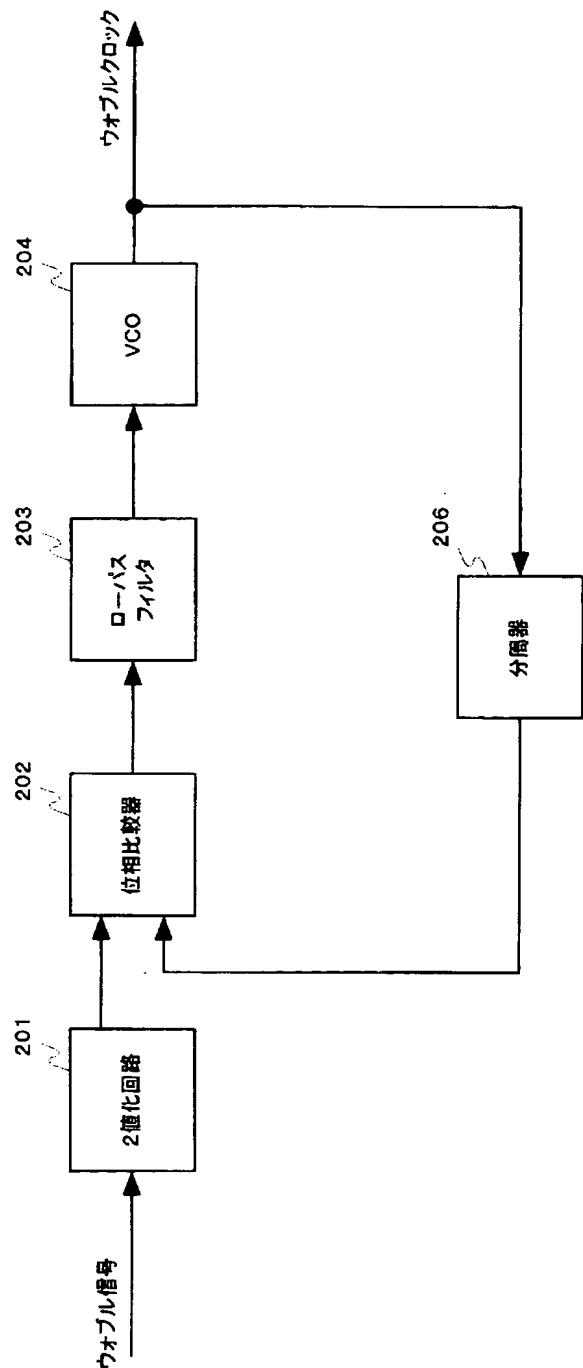
【図2】



【図3】



【図4】



【書類名】 要約書

【要約】

【課題】 位相比較器のゲインを切り換える場合、チャージポンプの電流切り換え回路が必要であり、回路規模が大きくなっていた。また、ローパスフィルタの特性よりも応答性を高くするとPLLループとしての位相余裕がなくなり不安定になるため、位相比較器のゲインをあまり高くすることはできなかった。

【解決手段】 入力信号のメインキャリア成分のN倍したクロック（Nは自然数）を生成するPLL回路において、入力信号を2値化する2値化手段と、クロックをN分周する分周手段と、前記2値化手段の出力と前記分周手段の出力の位相誤差を検出し出力する位相比較手段と、前記位相誤差の高域成分を除去するローパスフィルタと、ローパスフィルタの出力に応じた周波数の前記クロックを出力する電圧制御発振器と、前記位相誤差に基づいて前記分周手段の位相を制御する位相制御手段を備える。

【選択図】 図2

特願2003-115547

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住所 大阪府門真市大字門真1006番地
氏名 松下電器産業株式会社